

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

JPAB

CLIPPEDIMAGE= JP404199723A

PAT-NO: JP404199723A

DOCUMENT-IDENTIFIER: JP 04199723 A

TITLE: SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

PUBN-DATE: July 20, 1992

INVENTOR-INFORMATION:

NAME

SHIRAISHI, TSUKASA

ASSIGNEE-INFORMATION:

NAME

COUNTRY

MATSUSHITA ELECTRIC IND CO LTD

N/A

APPL-NO: JP02333897

APPL-DATE: November 29, 1990

INT-CL (IPC): H01L021/60

US-CL-CURRENT: 361/783

ABSTRACT:

PURPOSE: To obtain a highly densely integrated semiconductor device with flip-chip mounting method being superior in productivity and economics by a method wherein a through-hole is provided on a desired position and its hole is filled with a conductive resin, and adhesive tape coated with adhesives on one side is used.

CONSTITUTION: In a semiconductor chip 7, a circuit board 1, on whose main surface, a desired conductive circuit layer is formed, and adhesive tape 4 that is provided with adhesives, at least, on one side as well as a through-hole on a desired position and the hole is filled with a conductive resin 5, the element surface of the semiconductor chip 7 and the main surface of the circuit board are closely bonded facing each other by means of adhesive tape 4, and then, electrically connected and fixed by heating and hardening the conductive resin 5. Thus, it is made possible to perform the flip-chip mounting, thereby obtaining a semiconductor device being superior in productivity and economics.

COPYRIGHT: (C)1992, JPO&Japio

TTL:

SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

FPAR:

PURPOSE: To obtain a highly densely integrated semiconductor device with flip-chip mounting method being superior in productivity and economics by a method wherein a through-hole is provided on a desired position and its hole is filled with a conductive resin, and adhesive tape coated with adhesives on one side is used.

FPAR:

CONSTITUTION: In a semiconductor chip 7, a circuit board 1, on whose main surface, a desired conductive circuit layer is formed, and adhesive tape 4 that is provided with adhesives, at least, on one side as well as a through-hole on a desired position and the hole is filled with a conductive resin 5, the element surface of the semiconductor chip 7 and the main surface of the circuit board are closely bonded facing each other by means of adhesive tape 4, and then, electrically connected and fixed by heating and hardening the conductive resin 5. Thus, it is made possible to perform the flip-chip mounting, thereby obtaining a semiconductor device being superior in productivity and economics.

⑫ 公開特許公報(A) 平4-199723

⑤ Int. Cl.⁹

識別記号

庁内整理番号

⑬ 公開 平成4年(1992)7月20日

H 01 L 21/60

3 1 1 S

6918-4M

審査請求 未請求 請求項の数 3 (全5頁)

⑭ 発明の名称 半導体装置及び半導体装置の製造方法

⑮ 特 願 平2-333897

⑯ 出 願 平2(1990)11月29日

⑰ 発 明 者 白 石 司 大阪府門真市大字門真1006番地 松下電器産業株式会社内
 ⑱ 出 願 人 松下電器産業株式会社 大阪府門真市大字門真1006番地
 ⑲ 代 理 人 弁理士 小 鍛 治 明 外2名

明 細 書

1. 発明の名称

半導体装置及び半導体装置の製造方法

2. 特許請求の範囲

(1) 半導体チップと、主面上に所望の導体回路層を形成した回路基板と、所望の位置に貫通孔を設けその孔に加熱硬化型の導電性樹脂を充填させた少なくとも一方の面に粘着性をもたした接着テープにおいて、この半導体チップの素子面と前記回路基板の主面を前記接着テープを介して、所定の位置に相対して密着固定した後、前記導電性樹脂を加熱硬化することで電気的に接続固定したことを特徴とする半導体装置。

(2) 原稿読み取り用に前記回路基板と接着テープを透光性を有する材料としたことを特徴とする請求項1記載の半導体装置。

(3) 接着テープを、先ず半導体ウエハの素子面の所定の位置に張り付けた後、この半導体ウエハをダイシング加工してチップ状に切断してからこの半導体チップの素子面を前記接着テープを介し

て、前記回路基板の主面上の所定の位置に密着固定した後、導電性樹脂を加熱硬化することで電気的に接続固定したことを特徴とする請求項1記載の半導体装置の製造方法。

3. 発明の詳細な説明

産業上の利用分野

本発明は半導体実装に関わり、簡易な方法でフリップチップ実装した半導体装置に関するものである。

従来の技術

近年、半導体装置は、電子機器の小型化にともないフリップチップ方式を用いて高密度実装化されることが増えてきている。

以下図面を参照しながら、上記した従来のフリップチップ方式で実装した半導体装置の一例について説明する。

第4図は、従来のフリップチップ方式で実装した半導体装置の要部断面図を、第5図はその工程略図を示すものである。

第4図において、11は基板、12はこの基板

11の主面上に形成された回路導体層で、13はこの回路導体層12の電極端子である。14はバンプ（突起電極端子）、15はバリヤー金属で、16はA1電極端子である。また、17は半導体チップである。以上のように構成された半導体装置について、以下その組み立て方法について第5図を用いて説明する。

まず（A）基板11の主面上に、例えばCr、Cu、Al、Niなどの金属薄膜を真空蒸着法により形成させ、フォトリソ技術を用いて所望とする回路導体層12を形成する。一方（B）別途半導体ウエハ内の各半導体チップ17上に形成されたA1電極端子16上にバリヤー金属15として、例えばCr、Ti、Pdを蒸着した後、（C）その上にCu、Auを析出させ、さらに（D）最外層に半田を析出させたバンプ14を形成する。

次に、（E）ダイシング加工を行って各半導体チップ17を個片状態にする。最後に（F）この半導体チップ17と基板11上に設けた回路導体層12の電極端子を密着させてから、加熱して硬

化することで電気的な接続を行っていた。

発明が解決しようとする課題

しかしながら上記のような構成では、半導体ウエハ上にバンプ14を形成するのに半導体ウエハ上にバリヤー金属15を真空蒸着法に形成した後Cu、Auを析出させ、さらに、半田を析出する工程が必要なので、工数が長くなると共に設備投資も大きくなる。また、材料的にも高価な貴金属を多量に使用する。従って、生産コスト的に高くなるという問題を有していた。

本発明は上記問題点に鑑み、生産性、経済性に優れた半導体装置を提供するものである。

課題を解決するための手段

上記問題点を解決するために本発明の半導体装置は、半導体チップと、主面上に所望の導体回路層を形成した回路基板と、所望の位置に貫通孔を設けその孔に導電性樹脂を充填させた少なくとも一方の面に粘着性をもたせた接着テープにおいて、この半導体チップの素子面と前記回路基板の主面を前記接着テープを介して、相対して密着固定し

-3-

-4-

た後、前記導電性樹脂を加熱硬化することで電気的に接続固定したことを特徴とする半導体装置である。

作用

本発明は上記した構成によって半導体チップにバンプを形成することなくフリップチップ実装を行うことができ、生産性、経済性に優れた半導体装置となる。

実施例

以下本発明の一実施例の半導体装置について、図面を参照しながら説明する。

第1図は本発明の実施例における原稿読み取り用の半導体装置の斜視図を、第2図はその要部断面図、第3図はその工程概略図を示すものである。

第1図、第2図において、1は透光性を有する基板、2は回路導体層、3は電極端子である。4はポリエステルを基材とし一方の面のみにアクリル系の粘着剤を塗布してある耐熱性のよい透光性を有する接着テープで5は熱硬化型のAg系エポキシ系樹脂である。また、7は半導体チップ、6

はこの半導体チップ7の素子面に形成したA1電極端子で、8はアレイした受光部である。このような構成の本発明の原稿読み取り用半導体装置において、基板1の主面の反対面からの原稿情報を伝達する光信号9は透光性を有する基板1、接着テープ4を透過して受光部8まで到達して電気信号に変換される。以上のように構成された半導体装置についてその組み立て方法を、以下第3図を用いてその動作を説明する。

まず（G）接着テープ4の所望の位置に貫通孔を設け、その孔にAg系のエポキシ系樹脂5を充填した後、（H）ほぼ半導体ウエハの素子面の所定の位置に張りつけてから（I）半導体ウエハをダイシング加工して、個片の半導体チップ7とする。然る後、（J）基板1の主面上には予め所望の回路導体層2形成しておき、（K）この半導体チップ7を基板1の主面上の所定位置に、素子面を主面と向い合わせの方向で置いた後、加圧しながら加熱硬化して電気的な接続固定を行う。以上のように本実施例によれば、貫通孔に導電性接

-5-

-6-

剤を充填した接着テープを間に挟み加熱固定するだけでフリップチップ実装を行え、従来のような大規模な設備や高価な金属材料及び複雑な工程を必要としない簡易なフリップチップ実装方法となるので生産性、経済性に優れた半導体装置が作成できる。

また、柔軟な樹脂を半導体チップと基板の間に介することで熱不匹配等による内部応力を吸収して緩衝するので品質も向上する。

発明の効果

以上のように本発明は半導体チップと主面上に所望の導体回路層を形成した回路基板と、所望の位置に貫通孔を設けその孔に導電性樹脂を充填させ、かつ、少なくとも一方に粘着剤を塗布した接着テープにおいて、この半導体チップの素子面と前記回路基板の主面を前記接着テープを介して、相対して密着固定させて電気的に接続固定した半導体装置とすることにより、生産性、経済性に優れたフリップチップ実装で高密度な半導体装置を実現することができる。

4. 図面の簡単な説明

第1図は本発明の実施例のフリップチップ方式で実装した原稿読み取り用の半導体装置の斜視図、第2図はその要部断面図、第3図はその工程概略図、第4図は本発明のフリップチップ方式で実装した半導体装置の要部断面図、第5図はその工程概略図である。

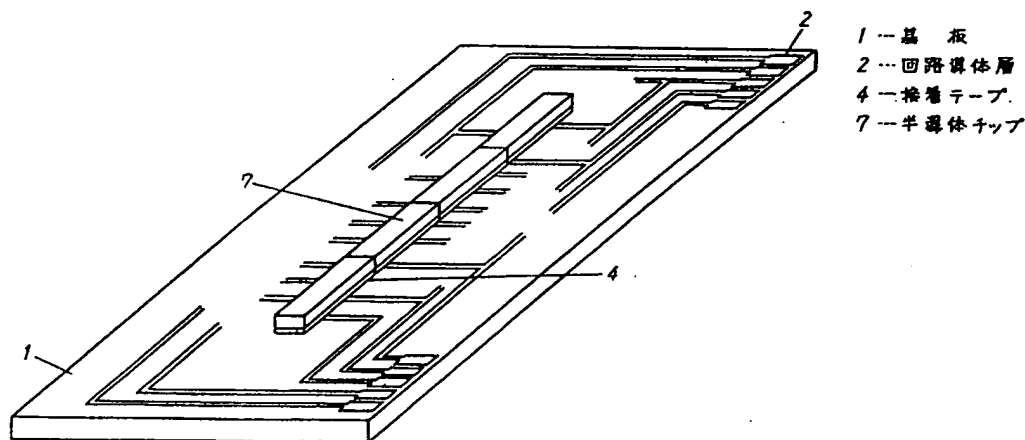
1・・・透光性基板、2、12・・・回路導体層、3、13・・・基板電極端子、4・・・接着テープ、5・・・A8系エポキシ系樹脂、6、16・・・A1電極端子、7、17・・・半導体チップ、8・・・受光部、9・・・光信号、11・・・基板、14・・・パンプ（突起電極）、15・・・バリヤ金属。

代理人の氏名 弁理士 小銀治 明
ほか2名

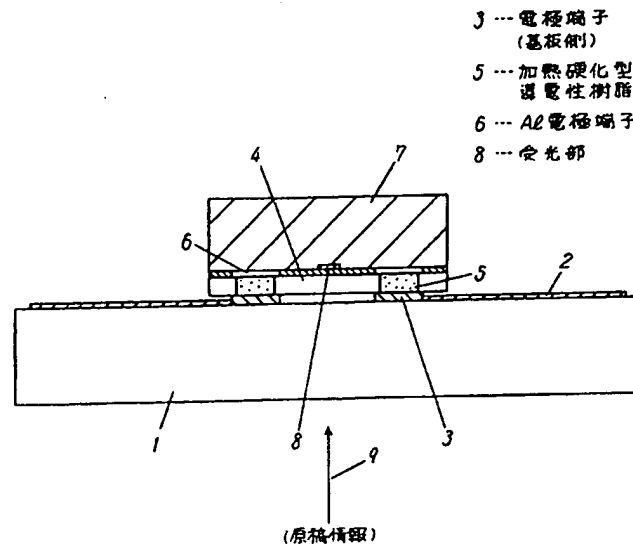
-7-

-8-

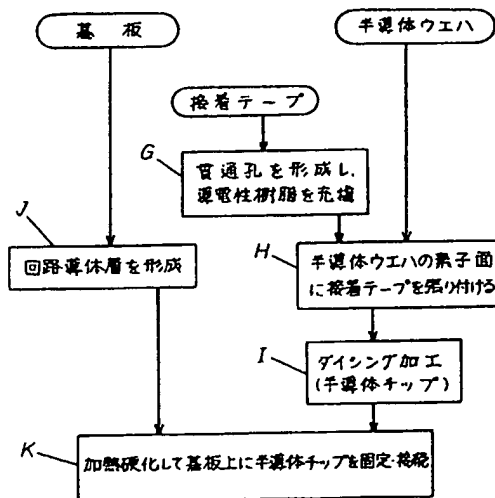
第 1 図



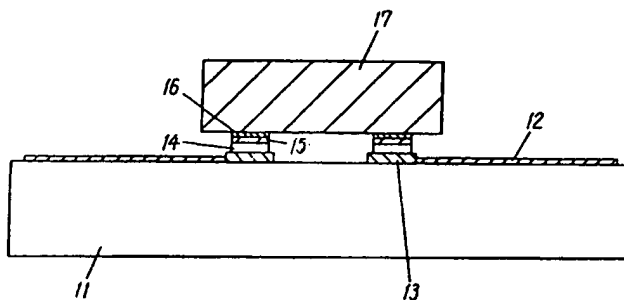
第 2 図



第 3 図



第 4 図



第 5 図

